

**UNITED STATES PATENT & TRADEMARK OFFICE**

Re: Application of: **Stefan-Horea CULCA**  
Serial No.: To Be Assigned  
Filed: Herewith  
For: **DATA TRANSMISSION SYSTEM**

**LETTER RE: PRIORITY**

BOX PCT  
Assistant Commissioner for Patents  
P.O. BOX 2327, Arlington, VA 22202

December 6, 2001

Sir:

Applicant hereby claims priority of the German Patent Application No. 199 26 006.0 filed June 8, 1999 through International Patent Application Serial No. PCT/EP00/01748, filed March 1, 2000.

Respectfully submitted,

DAVIDSON, DAVIDSON & KAPPEL, LLC

By 

William C. Gehris

Reg. No. 38,156

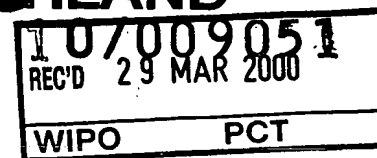
Davidson, Davidson & Kappel, LLC  
485 Seventh Avenue, 14<sup>th</sup> Floor  
New York, New York 10018  
(212) 736-1940

**This Page Blank (uspto)**

BUNDESREPUBLIK DEUTSCHLAND

**PRIORITY  
DOCUMENT**

SUBMITTED OR TRANSMITTED IN  
COMPLIANCE WITH RULE 17.1(a) OR (b)



EPO - Munich  
51

09. März 2000

EP00/01748

**Bescheinigung**

4

Die Moeller GmbH in Bonn/Deutschland hat eine Patentanmeldung unter der Bezeichnung

"Datenübertragungseinrichtung"

am 8. Juni 1999 beim Deutschen Patent- und Markenamt eingereicht.

Die angehefteten Stücke sind eine richtige und genaue Wiedergabe der ursprünglichen Unterlagen dieser Patentanmeldung.

Die Anmeldung hat im Deutschen Patent- und Markenamt vorläufig das Symbol  
H 04 L 25/30 der Internationalen Patentklassifikation erhalten.

München, den 1. März 2000

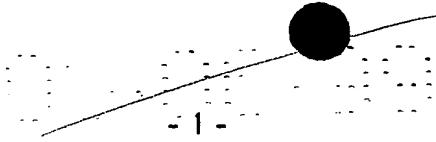
**Deutsches Patent- und Markenamt**

**Der Präsident**

Im Auftrag

Aktenzeichen: 199 26 006.0

Wallner



## Beschreibung

### Datenübertragungseinrichtung

5

Die Erfindung betrifft eine Datenübertragungseinrichtung nach dem Oberbegriff des Anspruchs 1.

10

Eine derartige serielle Datenübertragungseinrichtung ist zum Beispiel durch das Bussystem ASI (Aktor-Sensor-Interface) bekannt. Die Teilnehmer dieses Bussystems sind Aktoren und Sensoren unterschiedlichster Art. Alle Geräte die an ein solches System angeschlossen werden, müssen eine entsprechende Intelligenz in Form eines Mikrokontrollers oder eines ASIC und eine kompatible Geräteschnittstelle aufweisen. Die Kommunikation zwischen

15 den Busteilnehmern und ihre Spannungsversorgung wird über ein zweiadriges nicht abgeschirmtes Kabel realisiert. Hierfür werden die Daten moduliert über die Versorgungsspannung gesendet. Für die sichere Datenübertragung werden bei den Teilnehmern des ASI-Bussystems speziell entwickelte ASIC-Bausteine verwendet. Eine solche Lösung hat sich in der Vergangenheit

20 bereits bewährt, ist aber für kleinere Systeme technisch zu aufwendig und zu teuer.

25

Der Erfindung liegt daher die Aufgabe zugrunde, eine Datenübertragungseinrichtung zu schaffen, die bei geringerem technischen Aufwand eine serielle asynchrone Datenübertragung gewährleistet.

30

Ausgehend von einer Datenübertragungseinrichtung der eingangs genannten Art wird die Aufgabe erfindungsgemäß durch die kennzeichnenden Merkmale des unabhängigen Anspruches gelöst, während den abhängigen Ansprüchen vorteilhafte Weiterbildungen der Erfindung zu entnehmen sind.

Durch die erfindungsgemäße Einspeisung eines Stroms, insbesondere eines Konstantstroms, in die einzige, bidirektionale Datenübertragungsleitung der

Einrichtung wird die busseitige Stromversorgung des vorzugsweise galvanisch getrennten Schaltungsteils des ersten Gerätes (vorzugsweise Mastergerät) gewährleistet.

- 5 Bei der Kommunikation zwischen einem Master- und einem Slavegerät zum Beispiel, wird die Stromversorgung beider Geräte in der Regel über das Netzteil des Mastergerätes gewährleistet.

- 10 Mit Vorteil wird gemäß der Erfindung durch die Einspeisung eines, vorzugsweise als Konstantstrom gebildeten, Stroms und die dadurch realisierte Versorgung des busseitigen Schaltungsteils, das Netzteil des Mastergerätes entlastet. Hierdurch kann auf ein Netzteil mit galvanisch getrennten Versorgungsanschlüssen für busseitige und geräteseitige Schaltungsteile des Mastergerätes verzichtet werden. In der bevorzugten
- 15 Ausführungsform der Erfindung sind die Sender- und Empfängerschaltungsteile des Slavegerätes mit herkömmlichen Transistoren (hier NPN-Transistoren) und die Sender- und Empfängerschaltungsteile des Mastergerätes mit für die galvanische Trennung geeigneten Optokopplern ausgeführt.
- 20 Die beiden Schaltungsteile können als separate Kopplungsmodule zum Anschluß an intelligente Schalt- oder Steuerungsgeräte oder aber als separate Koppelmodule zur Kopplung von Steuerungsgeräten mit an diese anschließbaren Erweiterungsbaugruppen oder dergleichen ausgebildet sein.

- 25 Weitere Einzelheiten und Vorteile der Erfindung ergeben sich aus dem folgenden, anhand von Figuren erläuterten Ausführungsbeispiel. Es zeigen

Figur 1: eine Datenübertragungseinrichtung gemäß der Erfindung in schematischer Darstellung;

30

Figur 2: eine Datenübertragungseinrichtung gemäß Fig. 1 in einer möglichen Ausführungsform, und

Figur 3: eine Datenübertragungseinrichtung in einer weiteren möglichen Ausführungsform.

5 Nach Fig. 1 umfaßt die erfindungsgemäße Datenübertragungseinrichtung zwei über eine zweipolige Leitung 8 miteinander verbindbare Schaltungsteile.

10 Ein erster Schaltungsteil 2 dient der Ankopplung an ein Grundgerät 1 (Master), insbesondere eine programmierbare Kleinststeuerung wie Logikrelais oder dergleichen. Eine derartige Kleinststeuerung umfaßt insbesondere einen Mikrocontroller, eine Anzeigeeinheit, eine Bedieneinheit, Signaleingänge und Signalausgänge, wobei die Recheneinheit, der Bildschirm, die Bedieneinheit, die Signaleingänge und die Signalausgänge in einem gemeinsamen Gehäuse untergebracht sind.

15 Ein zweiter Schaltungsteil 4 dient der Ankopplung an ein Erweiterungsgerät 3 (Slave), welches an das Grundgerät 1 anschließbar ist. Die Schaltungsteile 2 und 4 können in die jeweiligen Geräte 1 und 3 integriert sein oder als separate Schaltungsmodule ausgebildet sein.

20 Der dem Grundgerät 1 zugeordnete Schaltungsteil 2 besteht aus einem Senderschaltungsteil 2a und einem Empfängerschaltungsteil 2b, wobei beide Teile vorzugsweise derart ausgebildet sind, daß eine galvanische Trennung zwischen Eingängen und Ausgängen der Schaltungsteile gewährleistet ist. Der dem Erweiterungsgerät 3 zugeordnete Schaltungsteil 4 besteht ebenfalls aus einem Senderschaltungsteil 4a und einem Empfängerschaltungsteil 4b.

25 Desweiteren ist in dem dargestellten Ausführungsbeispiel vorzugsweise in den, dem Erweiterungsgerät 3 zugeordneten Schaltungsteil 4 eine Stromversorgung 6 integriert. Die Stromversorgung 6 kann alternativ auch extern oder in dem Schaltungsteil 2 des Grundgerätes 1 ausgebildet sein.

30 Die Schaltungsteile 2, 4 sind über die zweipolige Verbindungsleitung 8 miteinander verbindbar, wobei eine der Leitungen 8a ein Bezugspotential, hier Masse (GND), führt und die andere Leitung 8b als Datenübertragungsleitung dient. Die Daten werden über die einzige und daher für den bidirektionalen

Datenverkehr vorgesehene Datenleitung 8b von beiden Geräten 1, 3  
gesendet. Ein entsprechendes Kommunikationsprotokoll stellt sicher, daß eine  
Datenkollision vermieden wird. Erfindungsgemäß wird über die  
Stromversorgung 6 ein Strom  $I_q$  (vorzugsweise ein Konstantstrom) in die  
5 Datenleitung 8b eingeprägt. Dieser Strom  $I_q$  dient neben der

Datenübertragung der Stromversorgung der galvanisch getrennten  
Teilbereiche der angeschlossenen Schaltungsteile 2a, 2b.

Desweiteren sind durch den Strom ( $I_q$ ) in Abhängigkeit von Eingangssignalen  
der Senderschaltungsteile des einen Gerätes 1,3, Empfangssignalzustände  
10 des anderen Gerätes 3,1 veränderbar.

Aufbau der Schaltungsanordnung gemäß Fig. 2:

Sender- und Empfängerschaltungsteil 4a, 4b des dem Erweiterungsgerät 3  
15 zugeordneten Schaltungsteils 4 weisen jeweils einen Halbleiterschalter T1, T3,  
vorzugsweise einen NPN-Schaltransistor, auf. Dabei wird der Sendeanschluß  
Tx\_Ew über einen ohmschen Widerstand auf die Basis des einen Transistors  
T3 geführt. Der Emitter des Transistors T3 ist auf Bezugspotential Masse  
(GND) geführt und über die Bezugspotentialleitung 8a mit dem dem  
20 Grundgerät 1 zugeordneten Schaltungsteil 2 verbindbar. Der Kollektor des  
Sendetransistors T3 ist über eine Zenerdiode D1 und einen hierzu in Serie  
liegenden Widerstand R1 auf die Basis des Transistors T1 des  
Empfängerschaltungsteils 4b geführt und weiterhin mit der Stromversorgung 6  
zum Zweck der Stromeinprägung verbunden. Ferner ist über den Kollektor des  
25 Transistors T3 der dem Erweiterungsgerät 3 zugeordnete Schaltungsteil 4  
über die Datenübertragungsleitung 8b mit dem dem Grundgerät 1  
zugeordneten Schaltungsteil 2 verbindbar. Der Empfängeranschluß Rx\_Ew ist  
durch den über einen Pull-Up-Widerstand auf 5V gelegten Kollektor des  
Transistors T1 gebildet. Der Emitter des Transistors T1 ist auf Massepotential  
30 geführt.

Die Stromversorgung 6 ist vorzugsweise gebildet durch einen PNP-Transistor  
T2, der emitterseitig über einen ohmschen Widerstand R2 mit einem

Versorgungspotential (hier 24 V) verbunden ist, wobei der Transistor T2 basisseitig über eine Zenerdiode D2 ebenfalls auf Versorgungspotential und über einen weiteren ohmschen Widerstand auf Bezugspotential geführt ist, und mit seinem Kollektoranschluß mit der Datenübertragungsleitung 8b verbunden ist.

5

In einer vereinfachten Ausführung, kann die Stromversorgung auch durch einen ohmschen Widerstand gebildet werden, der einendig auf ein Versorgungspotential geführt und anderendig mit der Datenübertragungsleitung 8b verbunden ist.

10

Die Stromversorgung ist mit Vorteil in das Slavegerät 3 integriert.

Die Basis des Transistors T2 wird über einen aus einer Zenerdiode D2 und einem Widerstand gebildeten Spannungsteiler versorgt, wobei die Zenerdiode D2 kathodenseitig auf +24V gelegt ist und anodenseitig über den Widerstand mit Massepotential verbunden ist.

15

Sender- und Empfängerschaltungsteil 2a, 2b des dem Grundgerät 1 zugeordneten Schaltungsteils 2 sind vorzugsweise ebenfalls mit Halbleiterschaltern Opto 1, Opto 2 aufgebaut. Im dargestellten

20

Ausführungsbeispiel sind diese, als eine galvanische Trennung gewährleistende, Schaltungselemente, vorzugsweise als Optokoppler Opto1; Opto2, ausgebildet. Der Empfängerschaltungsteil 2b besteht aus einem Optokoppler (Opto2) der transistorseitig (mit NPN-Transistorstufe) mit seinem Emitter auf Massepotential geführt ist. Der Kollektor ist über einen Pull-Up-Widerstand auf Vcc-Potential (hier ca. 5V) geführt und bildet gleichzeitig den grundgerätseitigen Empfängeranschluß RX\_CPU.

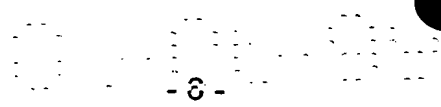
25

Diodenseitig ist der Optokoppler Opto2 mit seiner Kathode mit dem Emitter des Optokopplers (mit NPN-Transistorstufe) Opto1 des Senderschaltungsteils 2a verbunden und über die Bezugspotentialleitung 8a mit dem Schaltungsteil 4 des Erweiterungsgerätes 3 verbindbar.

30

Mit seiner Anode ist der Optokoppler Opto2 des Empfängerschaltungsteils 2b über eine in Durchlaßrichtung angeordnete Zenerdiode D3 mit dem Kollektor





des Optokopplers Opto1 des Senderschaltungsteils 2a verbunden und über die Datenübertragungsleitung 8b mit dem Schaltungsteil 4 des Erweiterungsgerätes 3 verbindbar.

5 Diodenseitig ist die Anode des Optokopplers Opto1 über einen Widerstand auf den Sendereingang Tx\_CPU geführt. Kathodenseitig ist der Optokoppler Opto1 auf Massepotential gelegt.

Funktionsweise der Schaltungsanordnung gemäß Fig. 2:

10 Im Ruhezustand der Datenübertragungseinrichtung sind die Ausgangstransistoren T3 bzw. T\_Opto1 (Transistor des Optokopplers Opto1) der beiden Senderschaltungsteile 2a, 4a gesperrt (Kollektor-Emitter-Strecke nicht leitend). Der eingeprägte Strom  $I_q$  teilt sich zwischen den zwei Empfänger-schaltungsteilen 2b, 4b auf. Dabei ist die

15 Datenübertragungseinrichtung vorzugsweise derart dimensioniert, daß der größte Stromanteil durch die Datenübertragungsleitung 8b und den dem Grundgerät 1 zugeordneten Empfänger-schaltungsteil 2b (D3, D\_Opto2 (Diode des zweiten Optokopplers Opto2)) fließt. Hierdurch wird die Störanfälligkeit der Schaltung minimiert.

20 In der beispielhaft dargestellten Stromversorgung 6 mit Zenerdiode D2 und Transistor T2 ist der Strom:

$$I_q = V_{R2}/R2 = (V_{D2} - V_{EB\_T2})/R2$$

25 Die Zenerdiode D3 bestimmt den Spannungspegel der Datenübertragungsleitung 8b im Ruhezustand (Signal inaktiv, logisch „0“):

$$V_{L\_RUHE} = V_{D3} + V_{D\_Opto2}$$

30 Der Strom durch den dem Erweiterungsgerät 3 zugeordneten Empfänger-schaltungsteil 4b wird durch die Zenerdiode D1 und den Widerstand R1 bestimmt:

$$I_1 = V_{R1}/R_1 = (V_{L\_RUHE} - V_{D1} - V_{BE\_T1})/R_1$$

5 Der Datenfluß erfolgt dann folgendermaßen:

---

Senderschaltungsteil 2a/Grundgerät 1 sendet - Empfänger-schaltungsteil 4b/Erweiterungsgerät 3 empfängt:

10 Solange das gesendete Bit logisch „0“ ist ( $Tx\_CPU = 0$ ), bleibt die Datenübertragungsleitung 8b inaktiv, also im Ruhezustand wie oben beschrieben.

15 Soll ein „1“-Signal gesendet werden, so öffnet der Ausgangstransistor  $T\_Opto1$  des Senderschaltungsteils 2a und der gesamte Strom  $I_q$  fließt von der Stromversorgung 6 durch die Datenübertragungsleitung 8b, den Transistor  $T\_Opto1$  und die Masseleitung (Bezugspotentialleitung 8a) zurück zu Massepotential. Der Spannungspegel der Datenübertragungsleitung 8b ist nahezu 0V (Kollektor-Emitterspannung des Optokopplers Opto1 im durchgeschalteten Zustand  $V_{CE\_SAT\_T\_Opto1} \approx 0,2V$ ).

25 Da kein Strom mehr durch die Zenerdiode D1 über R1 und die Basis von T1 fließen kann (D1 ist gesperrt), kippt der Empfängertransistor T1 um (sperrt,  $Rx\_Ew = 1$ ), so daß der Empfängeranschluß  $Rx\_Ew$  des Erweiterungsgerätes 3 von logisch 0 auf logisch 1 schaltet .

30 Gleichzeitig fließt auch durch die Zenerdiode D3 und die Diode  $D\_Opto2$  des Optokopplers Opto2 kein Strom mehr und der Transistor des Empfänger-Optokopplers,  $T\_Opto2$  kippt ebenso um (sperrt,  $Rx\_CPU = 1$ ). Auf diese Weise bekommt das Grundgerät 1 eine Rückmeldung, die zu Prüfzwecken benutzt werden kann.

Senderschaltungsteil 4a/Erweiterungsgerät 3 sendet -  
Empfängerschaltungsteil 2b/Grundgerät 1 empfängt:

5 Solange das gesendete Bit logisch „0“ ist ( $Tx\_CPU = 0$ ), bleibt die Datenübertragungsleitung 8b inaktiv, also im Ruhezustand wie oben beschrieben.

---

10 Soll ein „1“-Signal gesendet werden, so öffnet der Sendetransistor T3 im Erweiterungsmodul und der gesamte Strom  $I_q$  fließt von der Stromversorgung 6 durch den Transistor T3 zu Massepotential. Der Spannungspegel der Datenübertragungsleitung 8b ist nahezu 0V (Kollektor-Emitter-Spannung des durchgeschalteten Transistors T3  $V_{CE\_SAT\_T3} \approx 0,2V$ ).

15 Da kein Strom mehr durch die Zenerdiode D3 und die Diode D\_Opto2 des Optokopplers Opto2 fließen kann (D3 ist gesperrt), kippt der Transistor T\_Opto2 des Optokopplers Opto2, um und sperrt, so daß am Empfängeranschluß Rx\_CPU des Grundgerätes das Signal von logisch 0 auf logisch 1 wechselt.

20 Gleichzeitig fließt auch durch die Zenerdiode D1 über R1 und die Basis von T1 kein Strom mehr und der Empfängertransistor T1 sperrt ebenfalls, so daß am Empfangsanschluß Rx\_Ew des Erweiterungsgerätes 3 das Signal von logisch 0 auf logisch 1 wechselt. Auf diese Weise bekommt das Erweiterungsgerät 3 eine Rückmeldung, die zu Prüfzwecken benutzt werden kann.

25

30 Erfindungsgemäß ist die Datenübertragungseinrichtung derart ausgebildet, daß die normalen Arbeitsströme auch als „Versorgung“ für die verbindungsleitungsseitigen (busseitigen) galvanisch getrennten Schaltungsteile des Grundgerätes dienen. Diese Anordnung eignet sich insbesondere für asynchrone Übertragungsarten.

In der Praxis sind zusätzliche Bauelemente in Form von Filtern und Verstärkerstufen erforderlich. Eine derartig optimierte Schaltung ist in Fig. 3 veranschaulicht.

5 In einer bevorzugten Ausführungsform der Erfindung sind die Sender- und Empfängerschaltungsteile (2a, 2b) als eine galvanische Trennung gewährleistende Elemente, insbesondere als Optokoppler (Opto1, Opto2), ausgebildet. Die Sender- und Empfängerschaltungsteile (4a, 4b) sind vorzugsweise in Form von Transistorstufen ausgeführt.

10

Die vorliegende Erfindung ist nicht auf die vorstehend beschriebenen Ausführungsformen beschränkt, sondern umfaßt auch alle im Sinne der Erfindung gleichwirkenden Ausführungsformen. So läßt sich die Erfindung beispielsweise auch mit anderen Halbleiterschaltelementen

15

Operationsverstärkern oder dergleichen realisieren.

Patentansprüche

1. Datenübertragungseinrichtung zur seriellen asynchronen Datenübertragung zwischen einem ersten Gerät (1) und einem zweiten Gerät (3),  
5 - wobei jedem der Geräte (1; 3) ein Schaltungsteil (2; 4) zugeordnet ist,  
- und jeder der Schaltungsteile (2; 4) einen Empfängerschaltungsteil (2b; 4b) und einen Senderschaltungsteil (2a; 4a) mit einem Sendanschluß (Tx\_Ew; Tx\_CPU) und einem Empfangsanschluß (Rx\_Ew; Rx\_CPU) sowie einem Anschluß für eine Datenübertragungsleitung (8b) und einem  
10 Anschluß für eine Bezugspotentialleitung (8a) aufweist  
- und die Schaltungsteile (2; 4) über die Datenübertragungsleitung (8b) zur bidirektionalen Datenübertragung sowie die Bezugspotentialleitung (8a) miteinander verbindbar sind, **dadurch gekennzeichnet**, daß  
eine Stromquelle (6) vorhanden ist, über die ein Strom (Iq) in die  
15 Datenübertragungsleitung (8a) einspeisbar ist derart, daß in Abhängigkeit von dem Signalzustand eines Sendeschlusses (Tx\_Ew; Tx\_CPU) des jeweiligen Schaltungsteils (4; 2) der Signalzustand des jeweils zugeordneten Empfangsanschlusses (Rx\_CPU; Rx\_EW) des anderen Schaltungsteils (2; 4) veränderbar ist.  
20
2. Datenübertragungseinrichtung nach Anspruch 1, dadurch gekennzeichnet, daß zumindest das erste Gerät (1) eine programmierbare Kleinststeuerung mit einer Recheneinheit, insbesondere einem Mikrocontroller, einer  
25 Anzeigeeinheit, einer Bedieneinheit, mit Signaleingängen und mit Signalausgängen ist, wobei die Recheneinheit, der Bildschirm, die Bedieneinheit, die Signaleingänge und die Signalausgänge in einem gemeinsamen Gehäuse untergebracht sind.
3. Datenübertragungseinrichtung nach Anspruch 1, dadurch gekennzeichnet, daß das erste Gerät (1) als separates Modul zum Anschluß an eine  
30 programmierbare Kleinststeuerung mit einer Recheneinheit, insbesondere einem Mikrocontroller, einer Anzeigeeinheit, einer Bedieneinheit, mit Signaleingängen und mit Signalausgängen ausgebildet ist, wobei die

Recheneinheit, der Bildschirm, die Bedieneinheit, die Signaleingänge und die Signalausgänge in einem gemeinsamen Gehäuse untergebracht sind, und das zweite Gerät (3) als ein separates Modul zum Anschluß eines, die Funktionen des ersten Gerätes (1) erweiternden, Gerätes ausgebildet ist und beide Module über die Datenübertragungsleitung (8b) und die Bezugspotentialleitung (8a) verbindbar sind.

5

10

15

20

25

30

4. Datenübertragungseinrichtung nach Anspruch 1-3, dadurch gekennzeichnet, daß die Stromquelle (6) in das zweite Gerät (3) integriert ist.
5. Datenübertragungseinrichtung nach Anspruch 1-4, dadurch gekennzeichnet, daß jeder Empfänger- und Senderschaltungsteil (2b, 4b; 2a, 4a) mindestens einen Halbleiterschalter umfaßt.
6. Datenübertragungseinrichtung nach Anspruch 1-5, dadurch gekennzeichnet, daß Empfänger- und Senderschaltungsteil (2b, 2a) des ersten Gerätes (1) derart ausgebildet sind, daß eine galvanische Trennung zwischen Sende- und Empfangsanschluß (Tx\_CPU, Rx\_CPU) einerseits und den Anschlüssen für die Datenübertragungs- und Bezugspotentialleitung andererseits gewährleistet ist.
7. Datenübertragungseinrichtung nach Anspruch 1-6, dadurch gekennzeichnet, daß die Stromquelle (6) als Konstantstromquelle ausgebildet ist.
8. Datenübertragungseinrichtung nach Anspruch 7, dadurch gekennzeichnet, daß die Stromquelle (6) gebildet ist, durch einen PNP-Transistor (T2) der emitterseitig über einen ohmschen Widerstand (R2) mit einem Versorgungspotential verbunden ist, wobei der Transistor (T2) basisseitig über eine Zenerdiode D2 ebenfalls auf Versorgungspotential und über einen weiteren ohmschen Widerstand auf Bezugspotential geführt ist, und mit seinem Kollektoranschluß mit der Datenübertragungsleitung (8b)

verbunden ist.

- 5 9. Datenübertragungseinrichtung nach einem der Ansprüche 1-6, dadurch gekennzeichnet, daß die Stromquelle (6) gebildet ist, durch einen ohmschen Widerstand der mit seinem einen Ende mit einem Versorgungspotential verbunden ist und der mit seinem anderen Ende mit der Datenübertragungsleitung (8b) verbunden ist.

## Zusammenfassung

### Datenübertragungseinrichtung

5

Die Erfindung betrifft eine Datenübertragungseinrichtung zur seriellen asynchronen Datenübertragung zwischen zwei Geräten (1; 3).

10

Das zu lösende Problem besteht darin, eine sichere Datenübertragungseinrichtung zur Kommunikation zwischen zwei Geräten zu schaffen, die mit möglichst geringem technischen Aufwand realisierbar ist.

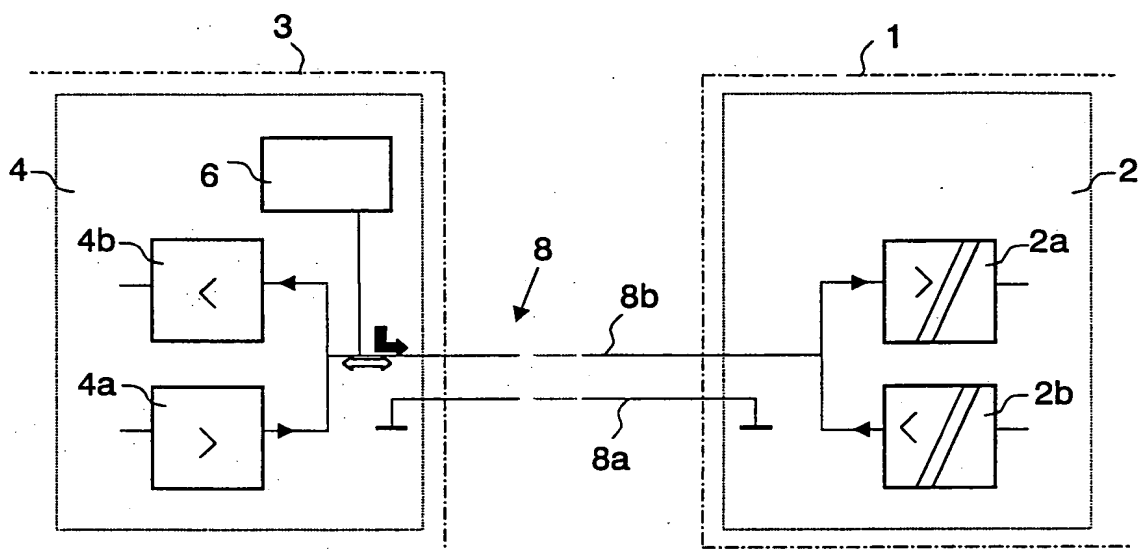
15

Dazu werden zwei miteinander über eine Zweidrahtleitung (8) verbindbare Schaltungsteile vorgeschlagen, die jeweils einen Empfängerschaltungsteil (2b; 4b) und einen Senderschaltungsteil (2a; 4a) aufweisen. Erfindungsgemäß ist eine Stromquelle (6) vorhanden, über die ein Strom ( $I_q$ ) in die Datenübertragungsleitung (8a) einspeisbar ist, so daß in Abhängigkeit von Eingangssignalen der Schaltungsteile Signalzustände veränderbar sind und gleichzeitig Teile der Schaltungen stromversorgt werden.

20

**Fig. 1**



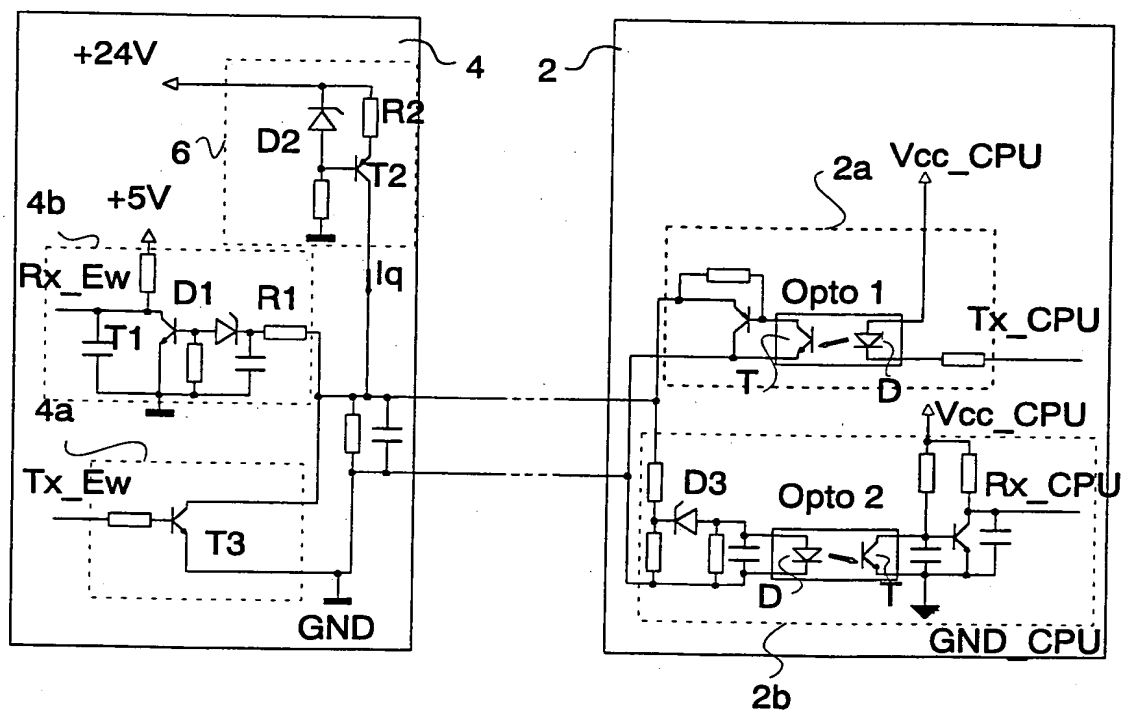


**Fig.1**



Figure 1 is a schematic diagram of a power supply circuit for a CPU. The circuit is divided into two main sections: a power supply section (4) and a CPU section (2). The power supply section (4) includes a +24V input, a +5V regulator (VR1), a transistor T1, a diode D1, a resistor R1, and a diode D2. The CPU section (2) includes a Tx\_CPU output, a Tx\_Ew input, a transistor T3, a diode D3, and a diode D4. The circuit is connected to a GND and a Vcc-CPU. The diagram shows the flow of current from the power supply to the CPU, with various components labeled for identification.

**Fig.3**



**This Page Blank (uspto)**